

PATENT ABSTRACTS OF JAPAN

(11) Publication number : **2002-048907**

(43) Date of publication of application : **15.02.2002**

(51) Int.Cl. **G02B 5/18
G03F 7/20
// G03F 7/11
G03F 7/40**

(21) Application number : **2000-233276**

(71) Applicant : **CANON INC**

(22) Date of filing : **01.08.2000**

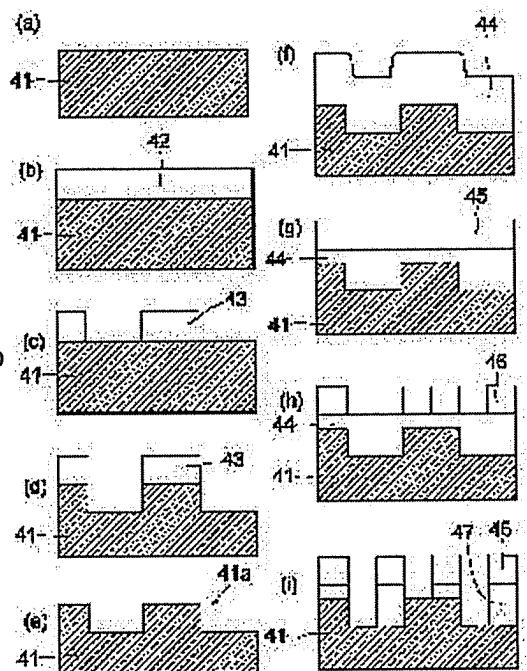
(72) Inventor : **TANAKA ICHIRO**

(54) METHOD FOR MANUFACTURING DIFFRACTIVE OPTICAL DEVICE

(57) Abstract:

PROBLEM TO BE SOLVED: To obtain an accurate resist film pattern by forming a light shielding film.

SOLUTION: A photoresist 42 shown in (b) is formed by spin coating on a substrate 41 shown in (a). A resist pattern 43 shown in (c) is formed by a photolithographic process. Then the resist pattern 43 is used as a mask to etch the substrate 41 as shown in (d), and the resist film pattern 43 is peeled from the substrate 41 as shown in (e) to obtain a pattern 41a with two surface levels. Then a chromium film 44 is formed as a light shielding film on the pattern 41a as shown in (f), and the chromium film 44 is polished as shown in (g) to flatten the surface of the chromium film 44. A photoresist 45 is applied on the polished chromium film 44 and a resist film pattern 46 is formed by a photolithographic process as shown in (h).



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-48907

(P2002-48907A)

(43)公開日 平成14年2月15日(2002.2.15)

(51) Int.Cl.⁷
G 0 2 B 5/18
G 0 3 F 7/20 5 0 1
// G 0 3 F 7/11 5 0 3
7/40 5 2 1

F I
G 0 2 B 5/18 2 H 0 2 5
G 0 3 F 7/20 5 0 1 2 H 0 4 9
7/11 5 0 3 2 H 0 9 6
7/40 5 2 1 2 H 0 9 7

審査請求 未請求 請求項の数11 OL (全 10 頁)

(21)出願番号 特願2000-233276(P2000-233276)

(22)出願日 平成12年8月1日(2000.8.1)

(71)出願人 000001007
キヤノン株式会社
東京都大田区下丸子3丁目30番2号
(72)発明者 田中 一郎
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内
(74)代理人 100075948
弁理士 日比谷 征彦

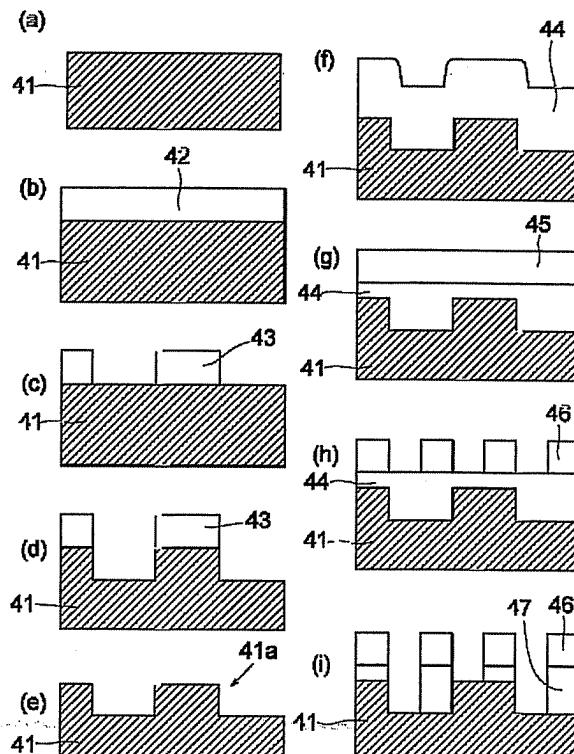
最終頁に続く

(54)【発明の名称】回折光学素子の製作方法

(57)【要約】

【課題】遮光膜を設けることにより正確なレジスト膜パターンを得る。

【解決手段】(a)に示す基板41上に、(b)に示すフォトレジスト42をスピンドルコートすることにより形成する。フォトリソグラフィ工程により(c)に示すレジスト膜パターン43を形成する。(d)に示すように、レジスト膜パターン43をマスクとして基板41をエッチングし、(e)に示すように、基板41からレジスト膜パターン43を剥離すると2段形状のパターン41aを得る。(f)に示すように、パターン41a上に遮光膜としてクロム膜44を成膜し、(g)に示すようにこのクロム膜44の表面を研磨することにより、クロム膜44の表面を平坦化する。この研磨したクロム膜44上にフォトレジスト45を塗布し、(h)に示すようにフォトリソグラフィ工程によりレジスト膜パターン46を形成する。



【特許請求の範囲】

【請求項1】 透明基板上に形成し段差を有する回折格子を成す周期パターン上に平坦な遮光膜を形成した後に、リソグラフィ工程によりレジスト膜パターンを形成し、該レジスト膜パターンをマスクとして前記遮光膜及び前記透明基板をエッティングすることを特徴とする回折光学素子の製作方法。

【請求項2】 前記透明基板上に形成した段差上に前記遮光膜を形成した後に、前記遮光膜を研磨することにより平坦化し、前記遮光膜上に前記レジスト膜パターンを形成した後に遮光膜エッティングを行い、完成した遮光膜パターンを基板エッティングのマスクとすることを特徴とする請求項1に記載の回折光学素子の製作方法。

【請求項3】 前記透明基板は石英であることを特徴とする請求項1又は2に記載の回折光学素子の製作方法。

【請求項4】 前記遮光膜はクロム又はアルミニウムであることを特徴とする請求項1又は2に記載の回折光学素子の製作方法。

【請求項5】 前記透明基板は石英、遮光膜はクロム又はアルミニウムであることを特徴とする請求項1又は2に記載の回折光学素子の製作方法。

【請求項6】 最終工程で光反射膜を段差表面上に付加することを特徴とする請求項1～5の何れか1つの請求項に記載の回折光学素子の製作方法。

【請求項7】 請求項1～5の何れか1つの請求項に記載した方法により製作した多段階段状回折光学素子又は多段階段状回折光学素子製作用モールド型。

【請求項8】 請求項6に記載した方法により製作した多段階段状回折光学素子。

【請求項9】 請求項7に記載した多段階段状回折光学素子製作用モールド型により製作した多段階段状回折光学素子。

【請求項10】 請求項7～9の何れか1つの請求項に記載した多段階段状回折光学素子を用いた光学系及び光学装置。

【請求項11】 請求項10による光学装置を用いて製作した半導体デバイス。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光学系等に用いる回折光学素子の製作方法及び回折光学素子に関するものである。

【0002】

【従来の技術】従来、回折光学素子の製作方法は特開平6-26339号公報、特許2554600号公報において、レジストをエッティングマスクとしてアライメントして、階段構造を形成する方法が開示されている。例えば、図11に示すように2倍周期のマスクを順次用いることにより階段形状を製作する。先ず、図11(a)に示すように、透明基板である清浄な石英基板1上にレジ

トを滴下し、スピンドルコートによりレジストを1μm程度の薄膜とし、ベーク処理を行うことによりレジスト膜2を形成する。

【0003】 続いて、基板1を図示しない露光装置に装着し、図11(b)に示すような所望の回折パターンを有するレチカル3をマスクとして、レジスト膜2が感度を有する露光光Lを照射、露光する。この際に、レジスト膜2にポジタイプのレジストを用いた場合には、露光光Lにより露光された領域は現像液に可溶となり、レチカル3のパターンがレジスト膜2に転写、パターン化され、図11(c)に示すような所望の寸法のレジスト膜パターン4が形成される。

【0004】 更に、図11(d)に示すように、基板1を異方性エッティングが可能な反応性イオンエッティング装置又はイオンビームエッティング装置に装着し、レジスト膜パターン4をエッティングマスクとして所定時間エッティングすることにより、基板1を所望の深さにエッティングする。更に、図11(e)に示すようにレジスト膜パターン4を除去することにより、基板1に2段の段差を有するパターン1aが形成される。

【0005】 そして、図11(f)に示すように再度、基板1上にレジスト膜5を形成し、基板1を図示しない露光装置に装着し、図11(g)に示すようなレチカル3の2倍周期のレチカル6をマスクとして用い、図11(e)において得られたパターン1aに対しアライメントを行った後に、レジスト膜5を露光、現像することによりレジスト膜パターン7を形成することができる。次に、図11(d)と同様にドライエッティングを行い、続いて図11(e)と同様にレジスト膜パターン7を除去することにより、図11(h)に示すような4段の段差を有する回折光学素子8を得る。

【0006】 更に、2倍周期のレチカルを用い、同様の工程を繰り返すことにより8段の段差を有する回折光学素子を形成することもできる。また、本実施例においては成膜しないが、回折光学素子8を形成した基板1の両面に反射防止膜をスパッタ法や蒸着法等を用いて成膜してもよい。

【0007】 図12は別の方による回折光学素子の製作模式図を示している。先ず、図12(a)に示すように、石英基板11上にレジストを滴下し、スピンドルコートによりレジストを膜厚1μm程度の薄膜とし、ベーク処理を行うことによりレジスト膜を形成する。例えば、KrFエキシマレーザー光を光源に用いた露光装置を用い、フォトリソグラフィ工程によりレジスト膜パターン12を形成する。続いて、基板11を異方性エッティングが可能な反応性イオンエッティング又はイオンビームエッティング装置に装着し、レジスト膜パターン12をエッティングマスクとして、基板11を所定時間エッティングすることにより、図12(b)に示すように、KrF用ならば2440オングストロームの深さにエッティングする。

【0008】更に、図12(c)に示すようにレジスト膜パターン12を除去することにより、基板11に2段の段差を有するパターン11aを形成することができる。また、同様の工程を繰り返すことにより4段近似、8段近似の回折格子を製作することができ、nをマスクの枚数とすると 2^n 段近似の回折格子も形成することが可能である。そして、図12(d)に示すように再度、基板11上にレジスト膜13を形成し、フォトリソグラフィ工程により図12(e)に示すようなレジスト膜パターン14が形成される。また、このレジスト膜パターン14の周期はレジスト膜パターン12の1/2である。

【0009】次に、図12(f)に示すようにドライエッティングを行い、基板11を更に1220オングストローム、エッチングした後に、図12(c)と同様にレジスト膜パターン14を除去することにより、基板11に4段の段差を有するパターンを形成することができる。続いて、図12(g)に示すように基板11上に再度レジスト膜15を形成した後に、フォトリソグラフィ工程により図12(h)に示すようなレジスト膜パターン16が形成される。更に、図12(i)に示すようにレジスト膜パターン16をマスクとして基板11をエッチングする。最後に、レジスト膜パターン16を除去することにより、図12(j)に示すような8段の段差を有する回折光学素子17を得る。

【0010】これらの従来例においては行っていないが、回折光学素子17を形成した基板11の両面に、反射防止膜をスパッタ法や蒸着法等により成膜してもよい。

【0011】

【発明が解決しようとする課題】しかしながら上述の従来例においては、透明基板上に周期的な段差を有する回折パターンがある場合に、その回折パターンの領域において回折した光が基板裏面、チャック等で反射することにより広範囲に拡がり、しかも斜入射成分の多い迷光が拡ってしまう。また、段差部の影響により線幅の変化も生ずる。例えば、図11(g)における露光時における実際のレジスト形状は、図13に示すようなテーパ状となり、正確なレジスト形状を得ることが困難である。

【0012】また、図12(e)における実際のレジスト形状は、図14に示すようなテーパ状になると共に、各段で線幅が異なる形状となる。

【0013】また、以下に示す理由により、レジストのパターン形状が悪化することになるが、これを図15を用いて説明する。基板21は図11(f)又は図12(d)における基板を示しており、基板21はチャック22に真空吸着されており、真空チャック22は真空引き用の孔23を有している。基板21の上方から入射した露光光L1は、基板21が回折格子であるため基板21において回折し、光束L2、L3に分れて進行する。この光束L2、L3の一部は基板21の裏面において反射し、L

4、L5に分れて基板21の図示しないレジストを感光する。

【0014】基板21を透過した光束L6、L7はチャック22の表面において反射し、光束L8、L9となり再度、基板21に入射し光束L10、L11となってレジストを感光する。この際に、反射して戻ってきた光束L4、L5、L10、L11は基板21の表面において回折することにより、基板21の法線に対し斜めに入射する。これにより、本来露光がされるべきでない部分も露光されてしまうと共に、斜め方向に露光してしまい、レジスト膜パターン形状の悪化を引き起こす。

【0015】また、回折光学素子の製作に用いる露光装置の使用波長と製作する回折光学素子の使用目的の波長が同じ場合には、更に問題を生ずる。その理由は図12(d)又は図12(g)において、既に露光波長に対して基板が2段又は4段近似の回折光学素子となっているため、大きな回折効率で露光光が回折し上述の現象が発生する。

【0016】これは低反射のチャックを用いる等により軽減することが可能であるが、コストが増大し、またたとえ低反射チャックを用いても基板裏面の反射の影響を完全には防ぐことはできない。このため、露光時のプロセスウィンドウが狭くなり、スループットの低下、テスト露光の増加を引き起こす。即ち、透明な基板表面に周期的な凹凸があると上述の問題が生ずる。

【0017】また、図12(f)の状態からレジスト膜パターン14を剥離し、遮光膜としてクロム膜31をスパッタリング法を用いて成膜した場合には、図16に示すような形状となる。この際に、回折格子の側壁部分にもクロム膜31が成膜され、クロム膜31の形状は階段形状の上部32では太くなり、下部33では細くなる。

【0018】このため、次のレジストのパターニングにおいては、図17に示すようなレジスト膜パターン形状となり、各段毎のパターン線幅が正常に形成されない。即ち、段差上部32のレジスト膜パターン34は比較的正常な形状となるが、下部33のレジスト膜パターン35は本来のレジスト膜パターンがあるべき部分にクロム膜32aが存在するために、クロム膜32aに跨ってレジスト膜パターン35を形成される。これにより、正常なパターニングは更に困難となり、レジスト膜パターン34、35の線幅が大きく異なってしまう。回折光学素子は各段の寸法によりその性能が大きく左右されるため、この問題は回折光学素子の製作において大きな障害となる。

【0019】本発明の目的は、上述の問題点を解消し、正確な形状を形成することの可能な回折光学素子の製作方法を提供することにある。

【0020】

【課題を解決するための手段】上記目的を達成するための本発明に係る回折光学素子の製作方法は、透明基板上

に形成し段差を有する回折格子を成す周期パターン上に平坦な遮光膜を形成した後に、リソグラフィ工程によりレジスト膜パターンを形成し、該レジスト膜パターンをマスクとして前記遮光膜及び前記透明基板をエッチングすることを特徴とする。

【0021】本発明の好適な実施例によれば、上述の構成において、前記透明基板上に形成した段差上に前記遮光膜を形成した後に、前記遮光膜を研磨することにより平坦化し、前記遮光膜上に前記レジスト膜パターンを形成した後に遮光膜エッチングを行い、完成した遮光膜パターンを基板エッチングのマスクとすることを特徴とする。

【0022】

【発明の実施の形態】本発明を図1～図10に図示の実施例に基づいて詳細に説明する。図1、図2は第1の実施例における回折光学素子の製作模式図を示しており、先ず、図1(a)に示すような石英基板41上に、図1(b)に示すようにフォトレジスト42をスピンドルコートすることにより形成する。次に、フォトリソグラフィ工程により、図1(c)に示すようなレジスト膜パターン43を形成する。続いて、図1(d)に示すように、レジスト膜パターン43をマスクとして基板41をドライエッティング法により深さ2440オングストローム、エッチングする。そして、図1(e)に示すように、基板41からレジスト膜パターン43を剥離すると2段形状のパターン41aを得る。

【0023】更に、図1(f)に示すように、パターン41a上に遮光膜として膜厚5000オングストロームのクロム膜44を成膜し、更に図1(g)に示すようにこのクロム膜44の表面を研磨することにより、クロム膜44の表面を平坦化する。この際の研磨には例えばラップ盤を用い、研磨剤に5/100ミクロンの酸化セリウム、研磨布にウレタンシートを用い、30 rpm、50 g/cm²の条件において研磨する。そして、この研磨したクロム膜44上にフォトレジスト45を塗布する。続いて、図1(h)に示すようにi線ステッパーを用い、フォトリソグラフィ工程によりレジスト膜パターン46を形成する。また、i線ステッパーの他に、g線等を用いたMPA(ミラープロジェクションアライナ)やコンタクト露光装置、プロキシミティ露光装置、或いはKrF、ArF等のエキシマステッパー等を用いてもよい。

【0024】本実施例においては、クロム膜44が遮光層となるため、露光光が透過することができなく、テーパ形状を有するレジスト膜パターンは生じない。更に、クロム膜44が平坦化されているため正確なパターニングが可能となる。

【0025】遮光膜としては、露光時の光を殆ど透過させない材質であることが必要であるが、金属材料、多くの半導体材料であればこの要件を満足する。また、短波長になる程、無機材料、有機材料も選択可能となってくれる。

る。この遮光膜は下地基板とのエッチング選択比が高いものが好ましく、クロム、アルミニウム等が最適である。また、短波長の露光であればシリコンも使用可能である。

【0026】これら遮光膜の成膜には、スパッタリング法、真空蒸着法、CVD法等が使用可能であり、無機材料を用いた場合にはスパッタリング法の一種であるRFスパッタ法、真空蒸着法の一種であるEB蒸着法、CVD法等により成膜可能である。

【0027】続いて、レジスト膜パターン46をマスクとして、クロム膜44をドライエッティングすることにより、図1(i)に示すようなクロム膜パターン47を形成することができる。次に、図2(a)に示すようにクロム膜パターン47及びレジスト膜パターン46をマスクとして基板41をエッチングし、レジスト膜パターン46を剥離し、クロム膜パターン47をエッチングにより除去すると、図2(b)に示すような4段形状のパターン41bを得ることができる。

【0028】更に、このパターン41b上に再度、図2(c)に示すように膜厚5000オングストロームのクロム膜48を成膜し、このクロム膜48を図1(g)と同様の研磨条件において研磨すると、図2(d)に示すようにクロム膜48の表面を平坦化することができる。続いて、図2(e)に示すようにこの研磨したクロム膜48上にフォトレジスト49を塗布し、図2(f)に示すようにi線ステッパーを用いて、フォトリソグラフィ工程によりレジスト膜パターン50を形成する。この場合においても、クロム膜48が遮光層となるために、上述した問題は生じない。また、クロム膜48は平坦化されているため、正確なパターニングが可能となる。

【0029】続いて、レジスト膜パターン50をマスクとしてクロム膜48をドライエッティングすることにより、図2(g)に示すようなクロム膜パターン51を形成することができる。そして、図2(h)に示すようにクロム膜パターン51及びレジスト膜パターン50をマスクとして基板41をエッチングする。最後に、図2(i)に示すようにレジスト膜パターン50を剥離し、クロム膜パターン51をエッチングにより除去することにより、8段形状の回折光学素子52を得る。

【0030】本実施例においては基板41に石英を用いたが、石英の他にアルミホウケイ酸ガラス、BK7等の各種ガラス、フッ化カルシウム、フッ化マグネシウム等の結晶材料から成る透明基板を使用しても支障はない。また、本実施例における透明基板とは露光波長に対して透明であることを示しており、必ずしも可視光線に対して透明である必要はない。

【0031】図3は第2の実施例における回折光学素子の製作模式図を示しており、先ず図3(a)に示す石英基板61上に、図3(b)に示すようにフォトレジスト62をスピンドルコートにより形成する。次に、フォトリソグラ

斐工程により図3(c)に示すようなレジスト膜パターン63を形成する。更に、図3(d)に示すようにレジスト膜パターン63をマスクとして基板61を、ドライエッティング法により深さ2440オングストローム、エッチングする。

【0032】続いて、レジスト膜パターン63を剥離することにより、図3(e)に示すような2段形状のパターン61aを形成することができる。図3(f)に示すように、このパターン61a上に膜厚1μmの平坦化層用の露光光を透過しない有機材料64を塗布する。例えば、有機材料64に透過率の低いフォトレジスト材料を選択し、スピンドルコートした後に230℃程度でハードベークする。また、透過性の低いレジストを塗布した後に露光し、未露光部をシリル化しドライ現像する方法を用いてもよい。

【0033】そして、スピンドルコート時に基板61の凹部分が1μm程度以下であれば、有機材料64の粘性により有機材料64の表面は平坦となる。また、有機材料64はハードベークしたために感光性は失っており、専ら遮光膜と平坦化の役割を果たすものである。

【0034】次に、図3(g)に示すように有機材料64上に中間層としてスピンドルオングラス(SOG)65をスピンドルコートしベークする。この際のベーク条件は、例えば80℃において30分間行った後に、230℃において30分間行う。更に、このSOG65上に膜厚0.5μmのフォトレジスト66を塗布する。

【0035】続いて、フォトリソグラフィ工程により、図3(h)に示すようなレジスト膜パターン67を形成し、更にこのレジスト膜パターン67をマスクとして、中間層であるSOG65を平行平板型のRIE装置においてエッティングすることにより、図3(i)に示すようなSOGパターン68を形成する。この際のエッティングはエッティングガスとしてCF₄と水素の混合ガスを用い、CF₄流量20sccm、水素流量3sccm、圧力4Pa、RFパワー60Wのエッティング条件においてを行う。

【0036】次に、酸素を用いたRIE法を用い、平坦化層である有機材料64をエッティングすることにより、図3(j)に示すような有機材料パターン69を形成する。この際に、有機材料64がサイドエッチされないように、ラジカルを吸収するためのカーボンライナを基板周辺に配置することも有効な手段である。そして、図3(k)に示すように有機材料パターン69、SOGパターン68、レジスト膜パターン67をマスクとして、RIE法により基板61をエッティングし、最後に図3(l)に示すように有機材料パターン69、SOGパターン68、レジスト膜パターン67を剥離することにより、4段形状の回折光学素子70を得る。

【0037】また、このプロセスを更に繰り返すことにより、8段及びそれ以上の段数の回折光学素子を製作す

ることもできる。

【0038】図4は第3の実施例における回折光学素子の製作模式図を示しており、第1、第2の実施例において製作した階段状基板を型として、樹脂製の階段状回折光学素子を製作する。先ず、図4(a)に示すようにガラス基板71にシリジウム72により、例えばアクリル系、エポキシ系等の反応硬化型樹脂である紫外線硬化型樹脂、或いは熱硬化型樹脂等の樹脂73を滴下する。続いて、図4(b)に示すように第1、第2の実施例において製作した階段状基板74を用い、図4(c)に示すように樹脂73の上方から押圧することにより、樹脂73によるレプリカ層75を形成する。

【0039】この際に、本実施例においては図示しないが、型となる階段状基板74を樹脂73に押圧する前に階段状基板74の表面に必要に応じて離型剤を塗布する。次に、樹脂73に紫外線硬化型樹脂を使用した場合には、階段状基板74側から紫外線を照射することによりレプリカ層75を硬化させる。そして、図4(d)に示すように型となる階段状基板74を取り除くことにより、階段状の回折光学素子76を得る。

【0040】図5は第4の実施例における回折光学素子の断面図を示しており、第1、2の実施例において製作した階段状基板81に、反射膜としてスパッタリング法によって膜厚1000オングストロームのアルミニウム膜82を成膜することにより、反射型の回折光学素子83を製作することができる。また、アルミニウム膜82の代りに、その他の金属材料、半導体材料等の使用波長を反射する材料を用いてもよい。更に、この反射膜上に無機材料等で増反射膜やダイクロミラーを形成してもよい。

【0041】図6はi線或いはKrF等の紫外線を用いた半導体用露光装置(ステッパー)の断面図を示しており、光学系に第1の実施例において製作した回折光学素子52を用いている。波長λ=248nmの照明系91より出射した光束はマスク92を照射し、このマスク92に描かれたパターンを結像光学系93によりステージ94上に設置した半導体基板95に1/5の縮小倍率で描画している。また、この結像光学系93には色収差低減と非球面効果を持たせるために、第1の実施例において製作した回折光学素子52が組み込まれており、光学的には凸レンズと同じ役割を果たしている。なお、回折光学素子52の代りに、第2の実施例において製作した回折光学素子70を用いてもよい。

【0042】図7は回折光学素子52の斜視図、図8はその断面図を示している。図8では階段形状を省略するために4段で図示しているが、実際には8段の階段形状を有している。また、この回折光学素子は直径120mmの基板から成り、1段の段差は610オングストロームであり、最外周の階段1段の幅は0.35μmである。

【0043】次に、先の実施例において製作した回折光学素子を搭載した半導体露光装置を利用した半導体デバイスの製造方法を説明する。図9はICやLSI等の半導体チップ、液晶パネル或いはCCD等の半導体デバイスの製造工程のフローチャート図を示している。先ず、ステップS1において半導体デバイスの回路設計を行い、続いてステップS2においてステップS1で設計した回路パターンをEB描画装置等を用いマスクを作成する。一方、ステップS3においてシリコン等の材料を用いてウェハを製造する。その後に、前工程と呼ばれるステップS4において、ステップS2、S3において用意したマスク及びウェハを用い、マスクを露光装置内にローディングし、マスクを搬送しマスクチャックにチャッキングする。

【0044】次に、ウェハをローディングしてアライメントのずれを検出して、ウェハステージを駆動して位置合わせを行い、アライメントが合致すると露光を行う。露光の終了後にウェハは次のショットへステップ移動し、リソグラフィ工程によってウェハ上に回路を形成する。更に、後工程と呼ばれるステップS5において、ステップS4によって製造されたウェハを用いてダイシング、ボンディング等のアッセンブリ工程、チップ封入等のパッケージング工程を経て半導体チップ化する。チップ化された半導体デバイスは、ステップS6において動作確認テスト、耐久テスト等の検査を行う。このような一連の工程を経て半導体デバイスは完成し、ステップS7に進み出荷される。

【0045】図10は図9におけるステップS3において、ウェハ製造の詳細な製造工程のフローチャート図を示している。先ず、ステップS11においてウェハ表面を酸化させる。続いて、ステップS12においてウェハ表面をCVD法により絶縁膜を形成し、ステップS13において電極を蒸着法により形成する。更にステップS14に進みウェハにイオンを打込み、続いてステップS15においてウェハ上に感光剤を塗布する。ステップS16では、半導体露光装置によりマスクの回路パターンをウェハ上の感光剤上に焼付ける。

【0046】ステップS17において、ステップS16において露光したウェハ上の感光剤を現像する。更に、ステップS18でステップS17において現像したレジスト像以外の部分をエッチングする。その後に、ステップS19においてエッチングが済んで不要となったレジストを剥離する。更に、これらの一連の工程を繰り返し行うことにより、ウェハ上に多重の回路パターンを形成することができる。

【0047】なお、本実施例の製造方法を用いれば、従来は製造が難しかった高集積度の半導体デバイスの量産に対応することができる。

【0048】

【発明の効果】以上説明したように本発明に係る回折光学素子の製作方法は、遮光膜を設けることにより、露光の際に正確なレジスト膜パターンを形成することができ、正確な階段形状を有し、回折効率の優れた回折光学素子を歩留まり良く製作できる。

【図面の簡単な説明】

【図1】第1の実施例における回折光学素子の製作模式図である。

【図2】第1の実施例における回折光学素子の製作模式図である。

【図3】第2の実施例における回折光学素子の製作模式図である。

【図4】第3の実施例における回折光学素子の製作模式図である。

【図5】第4の実施例における回折光学素子の製作模式図である。

【図6】露光装置の断面図である。

【図7】回折光学素子の斜視図である。

【図8】回折光学素子の断面図である。

【図9】半導体素子の製作方法のフローチャート図である。

【図10】半導体素子の製作方法のフローチャート図である。

【図11】従来の回折光学素子の製作模式図である。

【図12】従来の回折光学素子の製作模式図である。

【図13】基板の断面図である。

【図14】基板の断面図である。

【図15】基板の断面図である。

【図16】基板の断面図である。

【図17】基板の断面図である。

【符号の説明】

41、61、 基板

42、45、49、62、66 フォトレジスト

43、46、50、63、67 レジスト膜パターン

44、48 クロム膜

47、49、51 クロム膜パターン

52、70、76、83 回折光学素子

64 有機材料

65 SOG

68 SOGパターン

69 有機材料パターン

71 ガラス基板

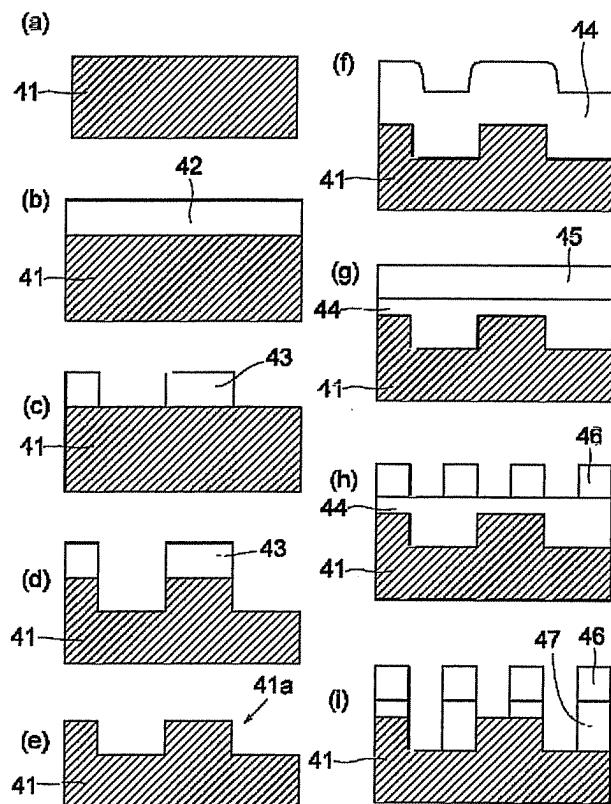
72 シリンジ

73 樹脂

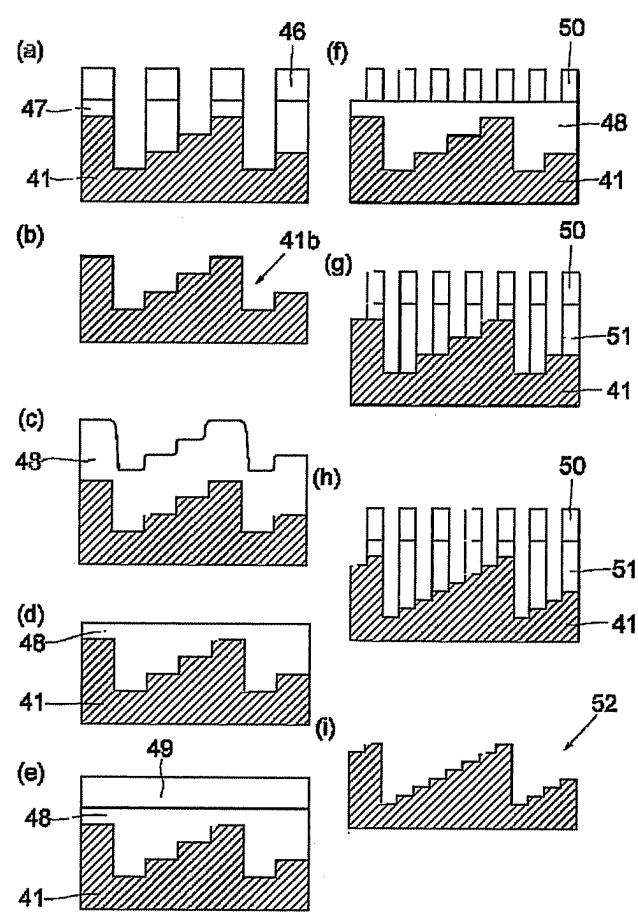
74 階段状基板

75 レプリカ層

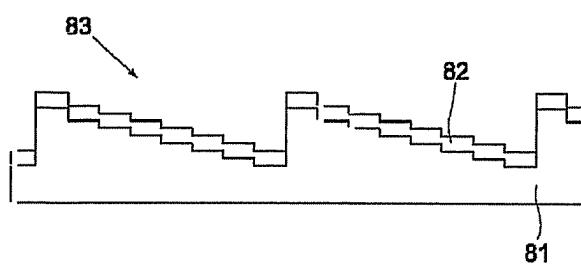
【図1】



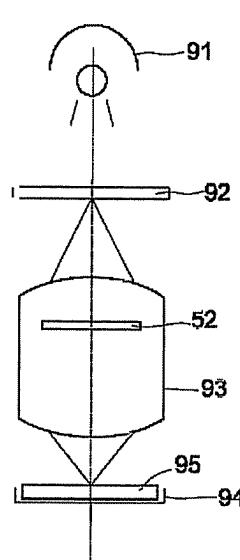
【図2】



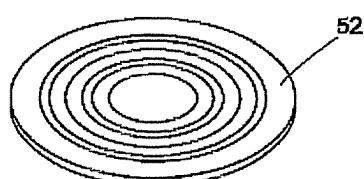
【図5】



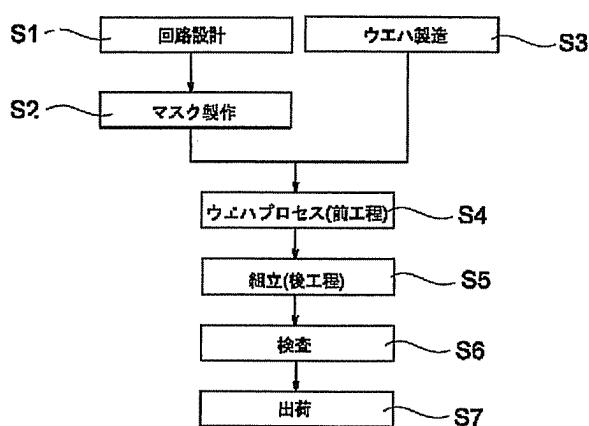
【図6】



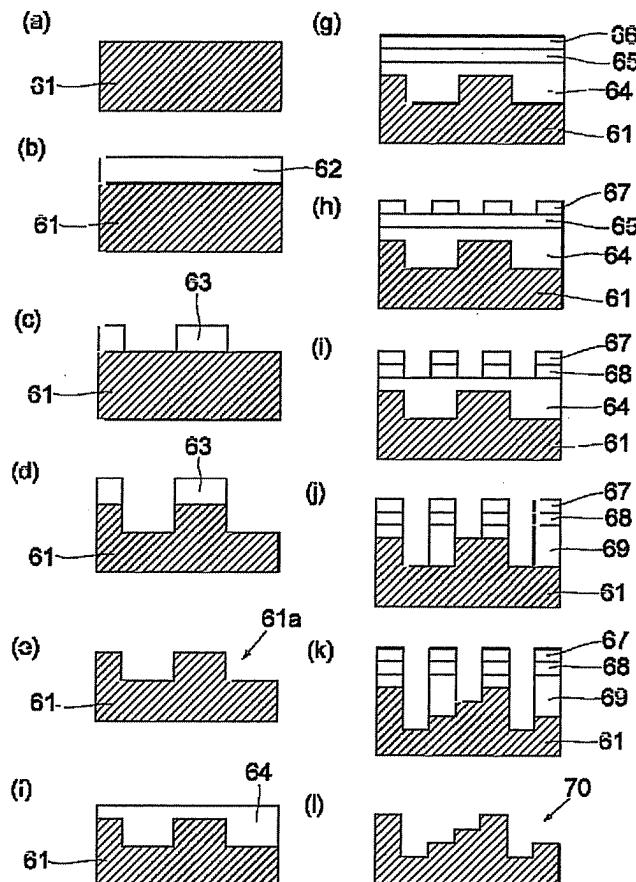
【図7】



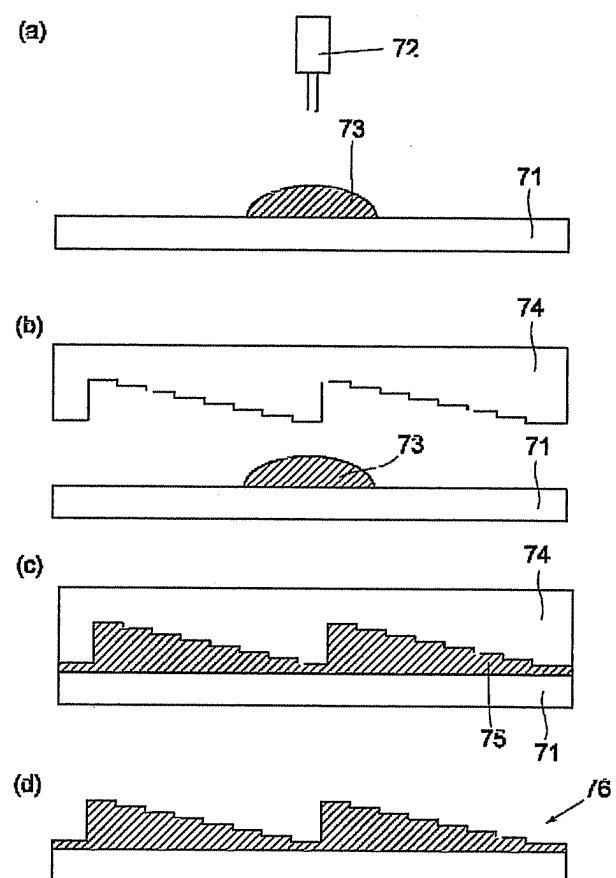
【図9】



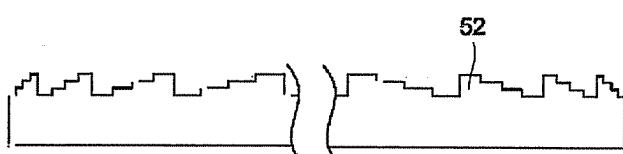
【図3】



【図4】



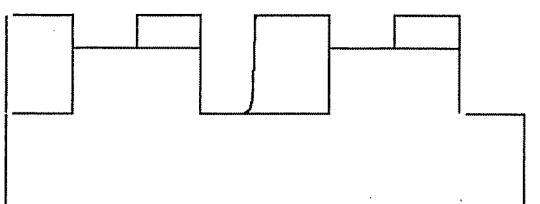
【図8】



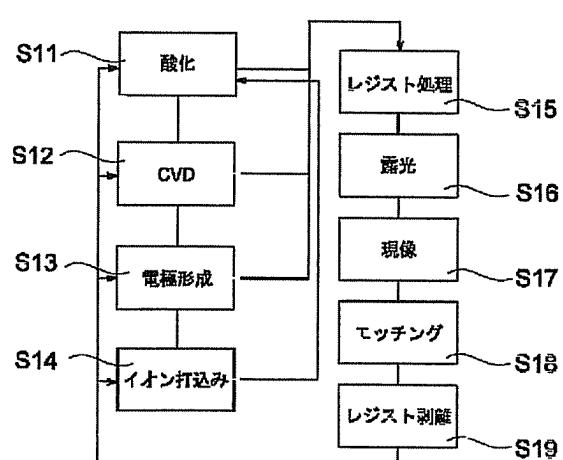
【図13】



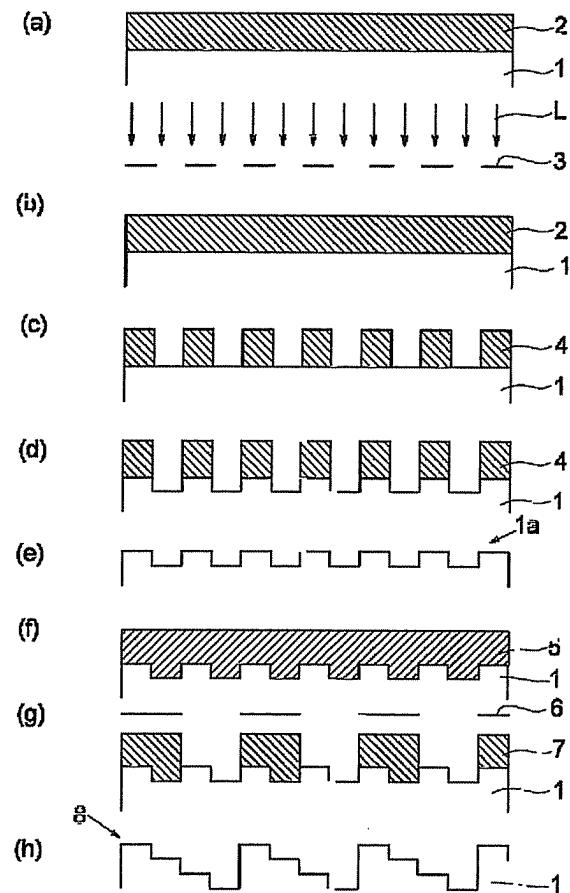
【図14】



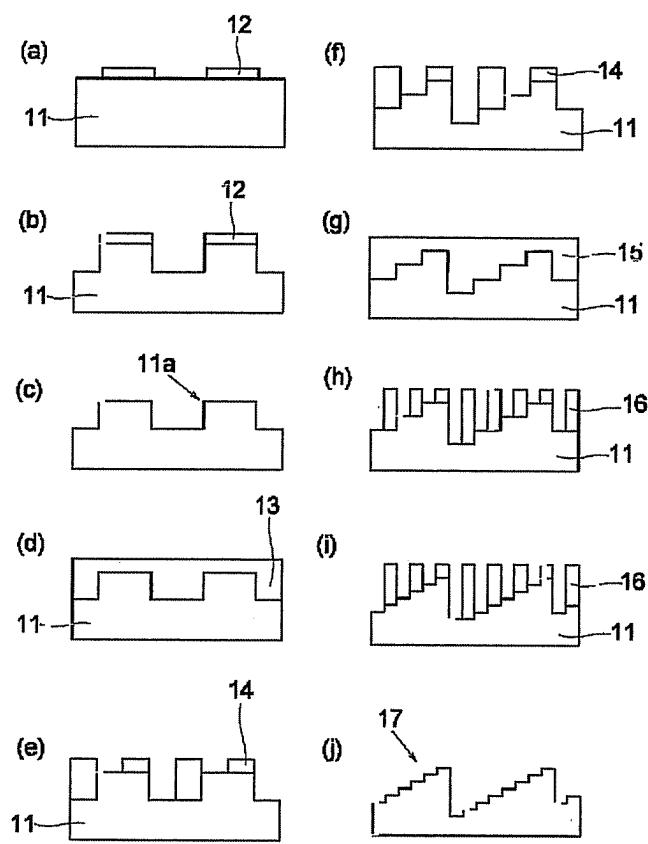
【図10】



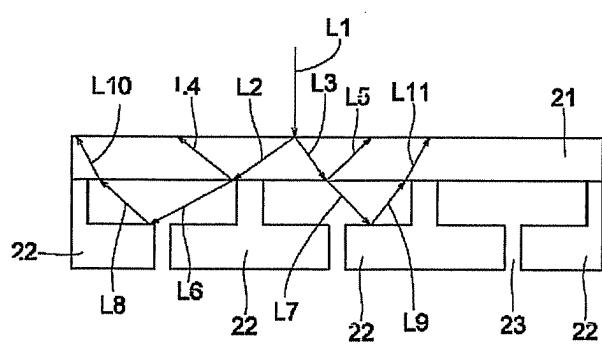
【図11】



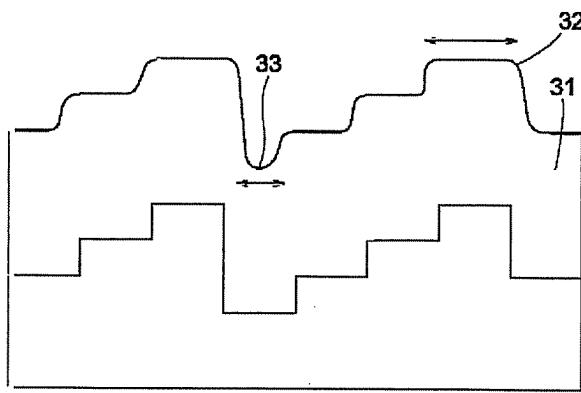
【図12】



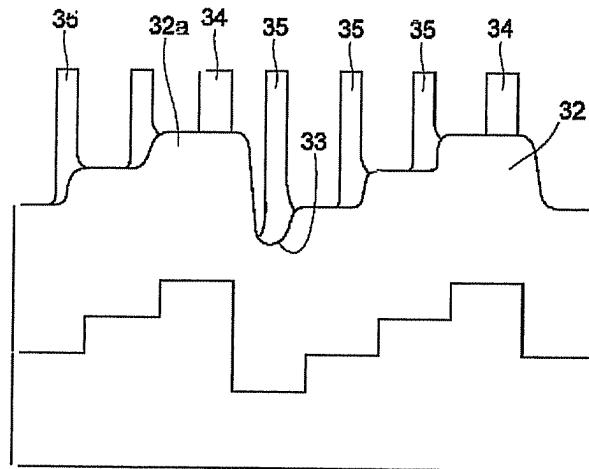
【図15】



【図16】



【図17】



フロントページの続き

F ターム(参考) 2H025 AA00 AB14 AC01 AD01 AD03
DA40 EA05 FA03 FA14 FA41
2H049 AA04 AA08 AA14 AA37 AA45
AA50 AA55 AA63
2H096 AA28 CA05 CA14 EA02 GA02
HA23 JA04
2H097 BA10 EA01 JA03 LA10 LA17